

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-016291

(43)Date of publication of application : 22.01.1999

(51)Int.Cl.

G11B 20/14

(21)Application number : 09-165954

(71)Applicant : **MITSUMI ELECTRIC CO LTD**

(22)Date of filing : **23.06.1997**

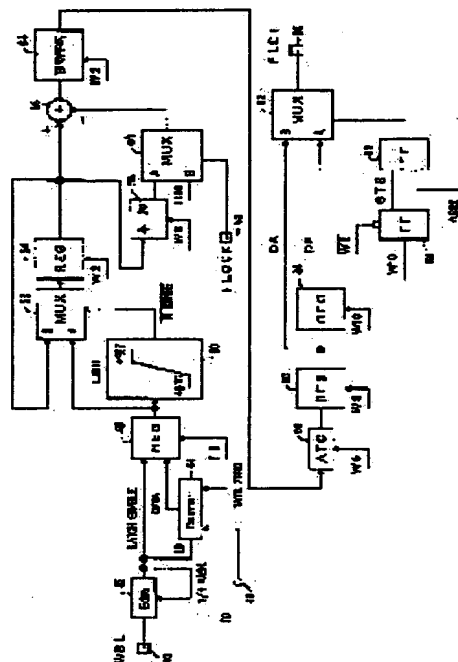
(72)Inventor : OKADA ISAO
HIRAFUKI HITOSHI

(54) DEMODULATION CIRCUIT FOR OPTICAL DISK DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To remarkably reduce a noise mixed into a modulation component and to obtain a demodulation signal with high edge resolution by taking a moving average of the FSK modulated modulation component and further, taking the moving average of a demodulated value.

SOLUTION: An edge detector inputs a wobble (WBL) signal reproduced from an optical disk, and detects its rise edge. An edge interval is measured by a counter 44, a register 46, a comparator 50 and a multiplexer 52. The multiplexer 60 outputs a mean value of an edge interval measured value at a drawing time, and outputs a prescribed edge reference interval value after locked, and a subtracter 56 obtains the FSK modulated component by a difference between the edge interval measured value and the output value of the multiplexer 60. A demodulation value based on the mean value is calculated by a first moving average 64, and a second moving average is taken by an automatic threshold value control circuit (ATC) 66. Further, the second moving average is compared with the reference value by registers 80, 84 and the multiplexer 82, and a binary FSK demodulated signal is obtained.



LEGAL STATUS

[Date of request for examination] 21.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3758309

[Date of registration] 13.01.2006

[Number of appeal against examiner's decision

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-16291

(43)公開日 平成11年(1999)1月22日

(51) Int.Cl.⁸

G 1 1 B 20/14

識別記号

3 4 1

FI

C 1 1 B 20/14

3 4 1 B

審査請求 未請求 請求項の数 1 OL (全 8 頁)

(21)出願番号 特願平9-165954

(22)出題日 平成9年(1997)6月23日

(71)出願人 000006220

ミツミ電機株式会社

東京都調布市国領町8丁目8番地2

(72)発明者 岡田 功

東京都調布市国領町8丁目8番地2 ミツ
ミ電機株式会社内

(72) 發明者 平吹 齋

東京都調布市国領町8丁目8番地2 ミツ
ミ電機株式会社内

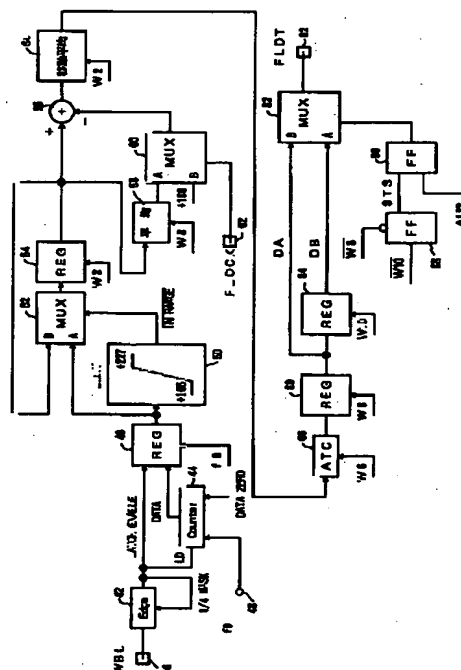
(74) 代理人 弁理士 伊東 忠彦

(54) 【発明の名称】 光ディスク装置の復調回路

(57) 【要約】

【課題】 WBL信号のエッジ間隔を計測してFSK復調を行う場合、再生回路の品質によってはウォブル信号の品質が影響を受け、復調信号の品質が悪化する。

【解決手段】 2値化信号のエッジ間隔値と予め決められているエッジ間隔基準値との差で変調成分を求め、変調成分の移動平均を取る第1の移動平均手段と、第1の移動平均手段の出力する平均値に基づく復調値を求める復調値算出手段と、復調値の移動平均を取る第2の移動平均手段と、第2の移動平均手段の出力する平均値を基準値と比較して2値のFSK復調信号を得る比較手段とを有する。このように、FSK復調された変調成分の移動平均を取ることによって変調成分に混入したノイズを大幅に減衰でき、更に、復調値の移動平均を取ることによって復調信号のエッジの分解能が高く、そのため回路構成も簡単となる。



【特許請求の範囲】

【請求項1】 予めFSK変調信号が記録されている光ディスクから再生して2値化された2値化信号を供給されてFSK復調を行う光ディスク装置の復調回路において、前記2値化信号のエッジ間隔を計測するエッジ間隔計測手段と、計測されたエッジ間隔値と予め決められているエッジ間隔基準値との差でFSK変調成分を求める減算手段と、前記変調成分の移動平均を取る第1の移動平均手段と、前記第1の移動平均手段の出力する平均値に基づく復調値を求める復調値算出手段と、前記復調値の移動平均を取る第2の移動平均手段と、前記第2の移動平均手段の出力する平均値を基準値と比較して2値のFSK復調信号を得る比較手段とを有することを特徴とする光ディスク装置の復調回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は光ディスク装置の復調回路に関し、特に記録可能な光ディスクの記録再生を行う光ディスク装置の再生信号のFSK復調を行う回路に関する。

【0002】

【従来の技術】従来より記録可能な光ディスクとしてレコーダブル・コンパクト・ディスク・システム(CD-R)がある。このCD-Rでは、グルーブを蛇行させて形成することにより、回転制御のための同期情報やアドレス情報をウォブル信号として記録している。

【0003】このウォブル信号はディスクのアドレス等の情報であるバイフェーズコードの変調信号BIDATAでFSK変調された信号であり、ディスク回転が規定の線速度のときWBL周波数 f_{WBL} は $22.05 \pm 1 \text{ kHz}$ である。上記のアドレス等の情報であるATIP信号は同期信号(ATIP_{sync})と、アドレスと、誤り検出符号CRCとより構成され、同期信号の繰返し周波数は75Hzである。

【0004】このような光ディスクから再生したウォブル信号をFSK復調して変調信号であるBIDATA信号を得る復調回路としては一例として図11に示す回路がある。図11では、端子10に入来するウォブル信号を位相比較器12に供給し、VCO(電圧制御形発振器)14の出力信号と位相比較する。ここで得られた位相誤差信号は低域フィルタ16に供給され、不要高周波成分を除去されFSK復調信号として端子20から出力されると共に、乗算器22に供給される。乗算器22でループゲインKを乗算された信号はVCO14に供給される。

【0005】

【発明が解決しようとする課題】アナログ回路では全体を半導体集積化する場合に、回路素子定数を高精度に設

定することが困難であり、精度が必要な回路素子は外付けとしなければならないために集積化が困難であるという問題があった。また、集積化を可能とするために回路のデジタル化が考えられる。この場合、ウォブル信号を2値化してWBL信号とし、このWBL信号のエッジ間隔を計測してFSK復調を行う。しかし、再生回路の品質によってはウォブル信号の品質が影響を受け、特にウォブル信号の位相に悪影響を及ぼすノイズが混入すると復調信号の品質が悪化するという問題があった。

【0006】本発明は上記の点に鑑みなされたもので、再生されたFSK変調信号に含まれるノイズに対して強く、かつエッジの分解能の高い復調信号を得ることができ、回路構成が簡単な光ディスク装置の復調回路を提供することを目的とする。

【0007】

【課題を解決するための手段】請求項1に記載の発明は、予めFSK変調信号が記録されている光ディスクから再生して2値化された2値化信号を供給されてFSK復調を行う光ディスク装置の復調回路において、前記2値化信号のエッジ間隔を計測するエッジ間隔計測手段と、計測されたエッジ間隔値と予め決められているエッジ間隔基準値との差でFSK変調成分を求める減算手段と、前記変調成分の移動平均を取る第1の移動平均手段と、前記第1の移動平均手段の出力する平均値に基づく復調値を求める復調値算出手段と、前記復調値の移動平均を取る第2の移動平均手段と、前記第2の移動平均手段の出力する平均値を基準値と比較して2値のFSK復調信号を得る比較手段とを有する。

【0008】このように、FSK復調された変調成分の移動平均を取ることによって変調成分に混入したノイズを大幅に減衰でき、更に、復調値の移動平均を取ることによって復調信号のエッジの分解能が高く、そのため回路構成も簡単となる。

【0009】

【発明の実施の形態】図3は本発明装置の一実施例のブロック図を示す。同図中、光ディスク20はスピンドルモータ22によって回転される。光ピックアップ24はディスク20から図4(B)に示すウォブル信号を再生し、これを2値化した同図(C)に示すWBL信号を出力する。なお、図4(A)はウォブル信号を生成するための変調信号BIDATAの波形を示している。

【0010】上記のWBL信号はデジタルFSK復調回路26に供給され、図4(A)と同様のBIDATA信号が復調され、更に同期信号(ATIP_{sync})が検出される。デジタルPLL回路30はデジタルFSK復調回路26から供給されるWBL信号を1/3.5分周した信号とBIDATA信号のエッジに同期したクロック信号を生成してデジタルスピンドルサーボ回路34に供給する。デジタルスピンドルサーボ回路34はクロック信号及びデジタルFSK復調回路26よりの

同期信号に基づいてスピンドルモータ22の回転制御を行い、光ディスク20の線走度が一定となるようにする。

【0011】上記のデジタルFSK復調回路26、デジタルPLL回路30、デジタルスピンドルサーボ回路34は全てデジタル処理を行うもので、半導体チップ36上に集積化されている。図1及び図2は本発明のデジタルFSK復調回路26の一実施例のブロック図を示す。図1において、端子40には図4(C)に示すようなWBL信号が入来し、エッジ検出器42に供給される。上記のWBL信号は動作速度が1倍速で周波数 $22.05 \pm 1 \text{ KHz}$ である。エッジ検出器42はこのWBL信号の立上りエッジを検出してカウンタ44及びレジスタ46に供給する。なお、エッジ検出器42は自らの出力信号を供給されており、この出力信号が供給されてからWBL信号の $1/4$ 同期以内に再び立上りエッジ検出があると、これをノイズとして立上りエッジ検出出力を行わない。

【0012】エッジ間隔計測手段としてのカウンタ44は立上りエッジ検出信号を供給されると0をロードし、この後、端子48に供給されるシステムクロックをカウントアップする。このシステムクロックは動作速度が1倍速のとき周波数 4.3218 MHz である。カウンタ44のカウント値は $196 \pm \alpha$ (α はFSK変調による偏移で数10程度である)であり、レジスタ46に供給される。

【0013】レジスタ46は立上りエッジ検出信号を供給されたときカウンタ44のカウント値を格納し、この値を比較器50及びマルチプレクサ(MUX)52の端子Aに供給する。比較器はカウント値が165~227の範囲にあるか否かを判定し、範囲内であれば値0、範囲外であれば値1の制御信号を生成してマルチプレクサ50に供給する。

【0014】マルチプレクサ52のB端子にはレジスタ54から前回のカウント値が供給されている。マルチプレクサ52は比較器50より供給される。制御信号が値0のとき、つまり、カウンタ44のカウント値が165~227の範囲でエラーの可能性がないときにレジスタ46の出力する今回のカウント値を選択し、上記制御信号が値1でエラーの可能性が高いときにレジスタ54の出力する前回のカウント値を選択してレジスタ54に供給する。

【0015】レジスタ54はタイミング信号W2の入来時にマルチプレクサ52から供給されるカウント値を格納する。ところで、タイミング信号W2について説明するに、図6(A)に示すWBL信号の立上りに同期して同図(B)~(E)に示すタイミング信号W1~W10が図示しないタイミング回路で生成されている。タイミング信号はW1からW10の順に徐々にタイミングをずらした信号である。

【0016】レジスタ54の出力するカウント値は減算器56及び平均回路58に供給される。平均回路58はタイミング信号W8の入来タイミングでレジスタ54から供給されるカウント値の128回分の平均をとってマルチプレクサ60のA端子に供給する。マルチプレクサ60はB端子に固定値196を供給されると共に、端子62から制御信号FLOCKを供給されており、スピンドルサーボの引き込み時等で制御信号FLOCKが値0のときは平均回路58出力を選択し、スピンドルサーボがロックしてFLOCKが値1となると固定値196を選択してエッジ間隔基準値として減算器56に供給する。

【0017】減算手段としての減算器56はレジスタ54のカウント値からマルチプレクサ60の出力するエッジ間隔基準値を減算することによりFSK変調成分を取り出し、これを移動平均回路64に供給する。第1の移動平均手段としての移動平均回路64はタイミング信号W2の入来タイミングで最新の4回分の変調成分の値を平均化することにより、復調に必要な帯域(例えば3.15 KHz)を越える隣接帯域(例えば3.15 KHz~8 KHz)を急峻にカットするノッチ特性を付与して、この隣接帯域のノイズを除去し、これをDAT値としてATC(オートマッチ・スレッシュホールド・コントロール)回路66に供給する。

【0018】復調値算出手段としてのATC回路66は図7に示す構成であり、DAT値は加算器70及び減算器72に供給される。加算器70はレジスタ74の出力値に乗算器76で $1/2$ を乗算した値をDAT値に加算し、この加算値はタイミング信号W6の入来時にレジスタ74に格納される。レジスタ74の出力値は乗算器78で $1/4$ を乗算されて閾値として、減算器72に供給され、ここでDAT値から減算され復調値が得られる。図9(A)の実線はDAT値を示し、破線は閾値を示す。閾値はDAT値に対して、ある時定数で追従する。ここでA点のDAT値をコンパレータで判別しようとしたとき、基準値Y1ではパルス幅が狭くなる。これに対して、DAT値と閾値との差は図9(B)に示すようになり、この差をコンパレータで判別する場合、基準値Y2を用いたときパルス幅は期待する値により近くなる。このようにDAT値に応じて可変する閾値をDAT値から減算することで低周波交流成分と高周波ノイズを除去してFSK復調能力を高めている。

【0019】レジスタ80はATC回路66の出力する復調値をタイミング信号W8の入来時に格納する。レジスタ80の出力する復調値DAはマルチプレクサ82の端子Bに供給されると共にレジスタ84に供給される。レジスタ84はタイミング信号W10の入来時に上記復調値DAを格納し、これを復調値DBとしてマルチプレクサ82の端子Aに供給する。つまり、復調値DA、DBはラッチタイミングの異なる信号である。

【0020】フリップフロップ88はタイミング信号W8の立下りで値1にセットされ、タイミング信号W10の立上りで値0にリセットされ、その出力信号STSはフリップフロップ90に供給される。フリップフロップ90は信号STSの立上りで値1にセットされ、タイミング信号A882の立上りで値0にリセットされる。ところで、タイミング信号A882はシステムクロックに同期した信号であり、図8(A)に示すように、動作速度が1倍速で周波数88.2KHzである。このタイミング信号A882に対してタイミング信号B882は同図(B)に示すように僅かに遅延した信号である。更に、図8(C)～(F)に示すタイミング信号A1764～E1764はシステムクロックに同期した動作速度が1倍速で周波数176.4KHzの信号であり、A1764からE1764の順に徐々にタイミングがずらされている。

【0021】マルチプレクサ82はフリップフロップ90出力が値1のとき復調値DAを選択し、フリップフロップ90出力が値0のとき復調値DBを選択して復調値FLDTとして端子92より出力する。図2の端子94より入来する復調値FLDTはレジスタ96に供給されタイミング信号B882の入来時に格納されて移動平均回路98に供給される。上記のレジスタ80からレジスタ96までの回路はWBL信号に同期した信号をシステムクロックに同期した信号にタイミング変換するためのものであり、このタイミング変換によって信号の競合が生じることを防止している。

【0022】レジスタ96の出力する復調値は移動平均回路98に供給され、ここでタイミング信号A882の入来タイミングで最新の4回分の値が平均化される。なお、この平均化の際に平均値は2倍の値とされる。この平均値は更に移動平均回路100に供給され、タイミング信号D1764の入来タイミングで最新の2回分の値が平均化されてノイズの除去が行われ、コンパレータ102に供給される。上記の移動平均回路98、100が第2の移動平均手段に対応し、8段移動平均を行っている。レジスタ96の出力値が図10(A)に示すのに対して、8段移動平均をとることにより、移動平均回路100の出力値は図10(B)に示すように変化が滑らかなものとなり、次段のコンパレータ102の出力変化の分解能、つまり、エッジの分解能が向上する。

【0023】比較手段としてのコンパレータ102にはヒステリシス回路140から出力BIDATA信号の値に応じた他の基準値が供給されており、コンパレータ102は移動平均回路100から供給される平均値を上記基準値と比較して2値化して出力する。コンパレータ102出力はフリップフロップ106においてタイミング信号C1764の入来タイミングでラッチされ、BIDATA信号として端子108から出力される。また、ヒステリシス回路104はこのBIDATA信号が値1

(ハイレベル)のときは次にBIDATA信号が値0となるために基準値を所定値 β だけ減少させ、BIDATA信号が値0(ローレベル)のときは次にBIDATA信号が値1となるために基準値を所定値 β だけ増加させることによりヒステリシス特性を付与している。

【0024】このように、FSK復調された変調成分の移動平均を取ることによって変調成分に混入したノイズを大幅に減衰でき、更に、復調値の移動平均を取ることによって復調信号のエッジの分解能が高く、そのため回路構成も簡単となる。

【0025】

【発明の効果】上述の如く、請求項1に記載の発明は、予めFSK変調信号が記録されている光ディスクから再生して2値化された2値化信号を供給されてFSK復調を行う光ディスク装置の復調回路において、前記2値化信号のエッジ間隔を計測するエッジ間隔計測手段と、計測されたエッジ間隔値と予め決められているエッジ間隔基準値との差でFSK変調成分を求める減算手段と、前記変調成分の移動平均を取る第1の移動平均手段と、前記第1の移動平均手段の出力する平均値に基づく復調値を求める復調値算出手段と、前記復調値の移動平均を取る第2の移動平均手段と、前記第2の移動平均手段の出力する平均値を基準値と比較して2値のFSK復調信号を得る比較手段とを有する。

【0026】このように、FSK復調された変調成分の移動平均を取ることによって変調成分に混入したノイズを大幅に減衰でき、更に、復調値の移動平均を取ることによって復調信号のエッジの分解能が高く、そのため回路構成も簡単となる。

【図面の簡単な説明】

【図1】本発明のブロック図である。

【図2】本発明のブロック図である。

【図3】光ディスク装置のブロック図である。

【図4】本発明を説明するための信号波形図である。

【図5】本発明を説明するための信号波形図である。

【図6】本発明を説明するための信号波形図である。

【図7】ATC回路のブロック図である。

【図8】本発明を説明するための信号波形図である。

【図9】本発明を説明するための信号波形図である。

【図10】本発明を説明するための信号波形図である。

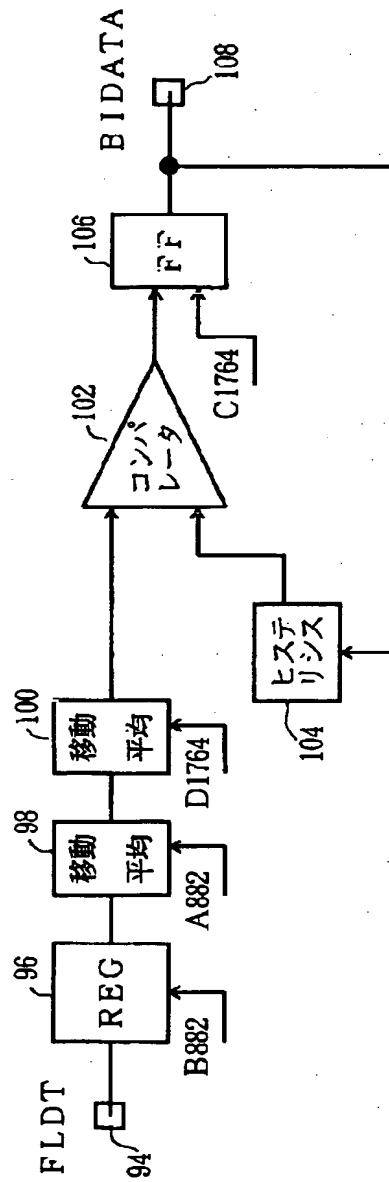
【図11】従来のFSK復調回路のブロック図である。

【符号の説明】

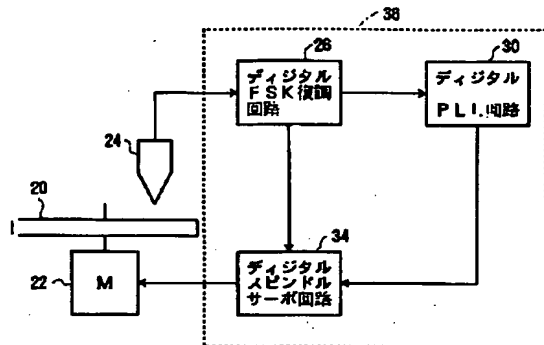
- 20 光ディスク
- 22 スピンドルモータ
- 24 光ピックアップ
- 26 FSK復調回路
- 30 デジタルPLL回路
- 34 デジタルスピンドルサーボ回路
- 42 エッジ検出器
- 44 カウンタ

66 ATC回路
88, 90, 106 フリップフロップ
102 コンパレータ
104 ヒステリシス発生器

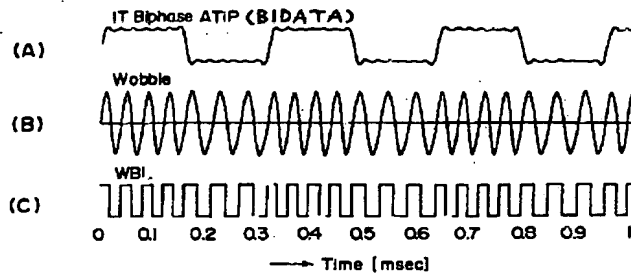
【図2】



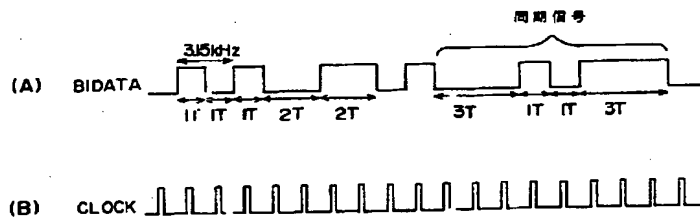
【図3】



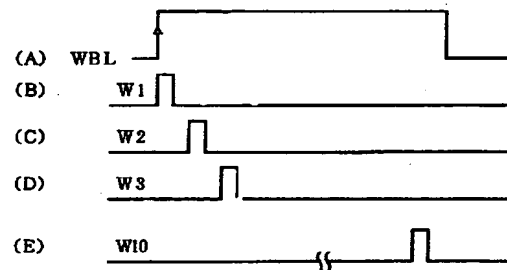
【図4】



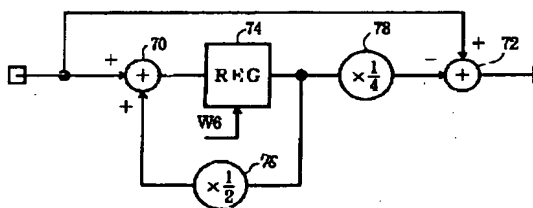
【図5】



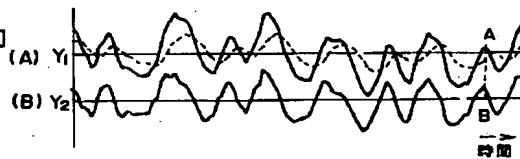
【図6】



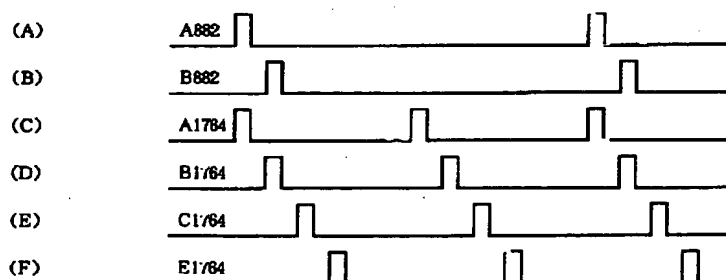
【図7】



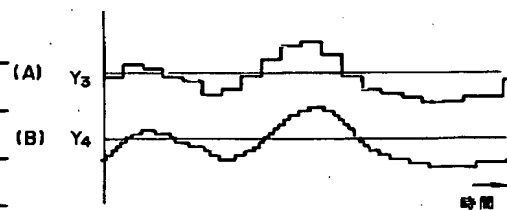
【図9】



【図8】



【図10】



【図11】

